



POLITÉCNICA



Sistemas Digitales 1

Guía de Aprendizaje – Información al estudiante

1. Datos Descriptivos

Asignatura	Sistemas Digitales 1
Materia	M5. ELECTRÓNICA
Departamento responsable	Ingeniería Electrónica
Créditos ECTS	4,5
Carácter	Obligatoria
Titulación	Graduado en Ingeniería de Tecnologías y Servicios de Telecomunicación
Curso	3º
Especialidad	N/A
Curso académico	2013-2014
Semestre en que se imparte	Primero
Idioma en que se imparte	Castellano
Página Web	http://www.die.upm.es/docencia/sistemas-digitales-i-sdig-1



POLITÉCNICA



2. Profesorado

NOMBRE Y APELLIDO	DESPACHO	Correo electrónico
Ricardo de Córdoba Herralde	B-108	cordoba@die.upm.es
Carlos Carreras Vaquer	C-230	carreras@die.upm.es
María Jesús Ledesma Carballo	C-201A	mledesma@die.upm.es
Juan Manuel Montero Martínez	B-110	juancho@die.upm.es
Rubén San Segundo Hernández	B-109	lapiz@die.upm.es

3. Conocimientos previos requeridos para poder seguir con normalidad la asignatura

Asignaturas superadas	<ul style="list-style-type: none">•
Otros resultados de aprendizaje necesarios	<ul style="list-style-type: none">• Programación• Fundamentos de los sistemas telemáticos• Electrónica digital



4. Objetivos de Aprendizaje.

COMPETENCIAS ASIGNADAS A LA ASIGNATURA Y SU NIVEL DE ADQUISICIÓN		
Código	Competencia	Nivel
CG1-CG5	Todas las asignaturas del Plan de Estudios contribuyen en mayor o menor medida a la consecución de las competencias generales del perfil de egreso.	-
CG6	Uso de la lengua inglesa.	1
CG9	Uso de Tecnologías de la Información y de las Comunicaciones.	2
CG12	Organización y planificación	1
CECT1	Capacidad para aprender de manera autónoma nuevos conocimientos y técnicas adecuados para la concepción, el desarrollo o la explotación de sistemas y servicios de telecomunicación.	1
CECT2	Capacidad de utilizar aplicaciones de comunicación e informáticas (ofimáticas, bases de datos, cálculo avanzado, gestión de proyectos, visualización, etc.) para apoyar el desarrollo y explotación de redes, servicios y aplicaciones de telecomunicación y electrónica.	2
CECT3	Capacidad para utilizar herramientas informáticas de búsqueda de recursos bibliográficos o de información relacionada con las telecomunicaciones y la electrónica.	1
CECT6	Capacidad de concebir, desplegar, organizar y gestionar redes, sistemas, servicios e infraestructuras de telecomunicación en contextos residenciales (hogar, ciudad y comunidades digitales), empresariales o institucionales responsabilizándose de su puesta en marcha y mejora continua, así como conocer su impacto económico y social	1
CECT9	Capacidad de análisis y diseño de circuitos combinatoriales y secuenciales, síncronos y asíncronos, y de utilización de microprocesadores y circuitos integrados.	2
CECT11	Capacidad de utilizar distintas fuentes de energía y en especial la solar fotovoltaica y térmica, así como los fundamentos de la electrotecnia y de la electrónica de potencia.	1



POLITÉCNICA



LEYENDA: Nivel de adquisición 1: Básico
Nivel de adquisición 2: Medio
Nivel de adquisición 3: Avanzado

RESULTADOS DE APRENDIZAJE DE LA ASIGNATURA			
Código	Resultado de aprendizaje	Competencias asociadas	Nivel de adquisición
RA1	Capacidad de analizar y diseñar circuitos electrónicos, tanto analógicos como digitales.	CECT6 CECT9	1
RA2	Comprensión de la estructura de los computadores, microprocesadores y microcontroladores y de sus lenguajes de programación; conocimientos de dispositivos periféricos y de entrada/salida.	CECT1 CECT2 CG6 CG9 CG12	3
RA3	Capacidad de diseñar sistemas basados en microprocesadores.	CECT3 CECT6 CECT9 CG12	2
RA4	Conocimiento de los mecanismos de temporización y de gestión de las interrupciones.	CECT1 CECT3 CECT9 CG6 CG12	3
RA5	Conocimiento de las técnicas de implementación, depuración y prueba de sistemas basados en microprocesadores.	CECT1 CECT2 CECT9 CG6 CG9	2
RA6	Capacidad de integración de subsistemas analógicos y digitales en sistemas basados en microprocesadores.	CECT3 CECT6 CECT9 CG12	2



RESULTADOS DE APRENDIZAJE DE LA ASIGNATURA			
Código	Resultado de aprendizaje	Competencias asociadas	Nivel de adquisición
RA7	Conocimiento y capacidad de selección de fuentes de energía, baterías y convertidores.	CECT1 CECT11	1

LEYENDA: Nivel de adquisición 1: Conocimiento descriptivo
 Nivel de adquisición 2: Comprensión/Aplicación
 Nivel de adquisición 3: Análisis/Síntesis/Implementación

5. Sistema de evaluación de la asignatura

INDICADORES DE LOGRO		
Ref	Indicador	Relacionado con RA
I1	Conocer los elementos básicos de un sistema microcontrolador (el microcontrolador interno, los registros y buses, las unidades funcionales, y las unidades para el cálculo de direcciones), su arquitectura y estructura funcional y el proceso de ejecución de instrucciones. Identificar características y aplicaciones de las distintas gamas y tipos procesadores y memorias.	RA1 RA2 RA3
I2	Análisis y programación en lenguaje ensamblador, incluyendo conocimiento detallado de las directivas del ensamblador, el modelo de programación y el juego de instrucciones de un microprocesador.	RA2 RA3 RA5
I3	Conocer la organización de datos en memoria, los modos de direccionamiento y el funcionamiento de la pila en un sistema microprocesador.	RA2



INDICADORES DE LOGRO		
Ref	Indicador	Relacionado con RA
14	Conocer los distintos tipos de periféricos en un microcontrolador, los grupos de terminales, la configuración de transferencias por el bus externo y el concepto de acceso directo a memoria. Analizar circuitos analógicos y digitales básicos que se conecten como periféricos al bus externo. Conocer y configurar el sistema de gestión del consumo de un microprocesador.	RA1 RA2 RA4 RA5 RA7
15	Diseñar el mapa de memoria de un sistema microprocesador, configurar el sistema de memoria e implementar el mapa de memoria mediante circuitos hardware o programación software.	RA2 RA3
16	Conocer los tipos de excepciones en un procesador, el procesamiento de las mismas, la distinción entre excepciones e interrupciones, los distintos tipos de interrupciones y los conceptos de prioridad y enmascaramiento de interrupciones. Analizar y configurar el funcionamiento de las interrupciones de un microprocesador, y analizar y programar las rutinas de atención a las mismas.	RA4
17	Conocer las características de las comunicaciones en paralelo y en serie con un microcontrolador, así como los principales estándares de conexión y comunicación. Analizar y programar el uso de los puertos en paralelo y en serie de un cuando se conectan a periféricos concretos, incluyendo la implementación de protocolos desde el programa.	RA2 RA3
18	Conocer las características de un módulo temporizador, siendo capaz de analizar su funcionamiento y configurarlo para realizar capturas de entrada y comparaciones de salida. Conocer el funcionamiento y la configuración de un modulador por anchura de pulso PWM, así como su aplicación para el control de la velocidad de motores de continua.	RA2 RA3
19	Conocer la estructura interna y características principales de las memorias estáticas y dinámicas, así como el concepto de memorias caché. Diseñar memorias compuestas de varios chips de memoria para conseguir el tamaño de palabra o la capacidad deseada a partir de los chips disponibles comercialmente.	RA3
110	Analizar y diseñar sistemas completos basados en el uso de microprocesadores	RA3 RA6



EVALUACION SUMATIVA			
Breve descripción de las actividades evaluables	Momento	Lugar	Peso en la calif.
Evaluación temas 1 a 5	2/12/2013	A designar	35
Evaluación temas 6, 7 e integración de conocimientos	Convocatoria oficial	A designar	45
Evaluación continua de participación y problemas propuestos	Semanas 1 a 15	Aula de clase	20
			Total: 100%

CRITERIOS DE CALIFICACIÓN
<p>En convocatoria ordinaria, los alumnos serán evaluados mediante evaluación continua. No obstante, los alumnos que lo deseen podrán ser evaluados mediante una única prueba final siempre y cuando así lo expresen mediante escrito formalizado en el registro de la ETSI Telecomunicación y dirigido al Director del Departamento de Ingeniería Electrónica no más tarde del 31 de octubre de 2013. La presentación de este escrito supondrá la renuncia automática a la evaluación continua.</p>
<p>CONVOCATORIA ORDINARIA: MODALIDAD EVALUACIÓN CONTINUA</p> <p>La asignatura se aprobará cuando se obtenga una calificación mayor o igual a 5 puntos sobre un total de 10. Dicha calificación es la suma de las calificaciones correspondientes a las diferentes actividades de evaluación, con los siguientes pesos:</p> <ul style="list-style-type: none">• Evaluación temas 1 a 5 (parcial): 35%• Evaluación temas 6, 7 e integración (convocatoria oficial): 45%• Participación y entregas de problemas propuestos: 20% <p>La evaluación de los temas 1 a 5 será liberada en caso de obtener una calificación N1a mayor o igual a 4 puntos. En caso de obtener menos de 4 puntos o desear subir nota, el alumno deberá presentarse a la recuperación en la convocatoria oficial de examen, obteniendo la nota N1b. La nota final del examen parcial para estos casos se calculará como $N1a \cdot 0,2 + N1b \cdot 0,8$.</p>
<p>CONVOCATORIA ORDINARIA: EVALUACIÓN MEDIANTE UNA ÚNICA PRUEBA FINAL</p> <p>El 100% de la calificación de los alumnos que presenten el escrito arriba referido se otorgará en función de una única prueba final a celebrar en la convocatoria oficial.</p>
<p>CONVOCATORIA EXTRAORDINARIA</p> <p>La evaluación de la asignatura en su convocatoria extraordinaria se realizará mediante una única prueba final a celebrar en la fecha que determine Jefatura de Estudios, con independencia de la opción elegida en la convocatoria ordinaria.</p>



6. Contenidos y Actividades de Aprendizaje

CONTENIDOS ESPECÍFICOS		
Bloque / Tema / Capítulo	Apartado	Indicadores Relacionados
Tema 1: El sistema microprocesador	<p>1.1 Elementos de un sistema microprocesador. El sistema microprocesador. Aplicaciones. Estructura funcional. La Unidad Central de Proceso. Ejecución de una instrucción. La memoria central. Periféricos. Las líneas de conexión. El mapa de memoria.</p> <p>1.2 El mercado de los microprocesadores. Tipos de procesadores y memorias. Gamas de procesadores. El mercado de los semiconductores. El mercado de los microcontroladores. La familia ColdFire. El ColdFire MCF5272.</p>	11
Tema 2: Programación de la familia ColdFire	<p>2.1 Programación en ensamblador. Componentes de un programa. Sintaxis del lenguaje ensamblador. Directivas del ensamblador. El proceso de ensamblado. Desarrollo y depuración de programas.</p> <p>2.2 El modelo de programación del ColdFire. Modelo de programación. Modos de ejecución. Organización en memoria. La pila. Modos de direccionamiento. Acceso a estructuras de datos.</p> <p>2.3 El juego de instrucciones del ColdFire: datos. Movimiento de datos. Transferencia de datos con la pila. Manipulación de bits. Instrucciones lógicas. Instrucciones de desplazamiento. Instrucciones aritméticas. Aritmética extendida. Instrucciones de comparación y test.</p> <p>2.4 El juego de instrucciones del ColdFire: control. Control de programa. Saltos incondicionales. Subrutinas y paso de parámetros por la pila. Instrucciones condicionales. Control del sistema en modo usuario y en modo supervisor.</p>	12 13
Tema 3: Arquitectura hardware del MCF5272	<p>3.1 Arquitectura del sistema. Diagrama de bloques del MCF5272. El núcleo ColdFire. Arquitectura pipeline. Temporización de instrucciones. La memoria local del MCF5272. El módulo de integración del sistema (SIM). Módulos del MCF5272. Terminales del MCF5272. El bus externo. Modos de transferencia. Circuitos de alimentación, reloj y reset. Arranque del sistema.</p> <p>3.2 Configuración del sistema de memoria. El sistema de memoria del MCF5272. Configuración de los dispositivos internos. Acceso a dispositivos externos. Señales de selección de chip. El módulo de selección de chip del MCF5272. Programación de un mapa de memoria. Acceso directo a memoria (DMA).</p>	11 14 15



CONTENIDOS ESPECÍFICOS

Bloque / Tema / Capítulo	Apartado	Indicadores Relacionados
Tema 4: Excepciones en el sistema microprocesador	<p>4.1 Excepciones. Definición y tipos de excepciones. Tabla de vectores de excepción. Configuración de la tabla de vectores. Prioridad entre excepciones. El procesamiento de excepciones. Subrutinas frente a excepciones. Reset, error de bus y parada del sistema.</p> <p>4.2 Interrupciones. Interrupciones vectorizadas y autovectorizadas. Sondeo frente a interrupciones. Prioridades y enmascaramiento. Fuentes de interrupción del MCF5272. El controlador de interrupciones del MCF5272. Configuración de interrupciones.</p> <p>4.3 Gestión del consumo. El módulo de gestión del consumo del MCF5272. Modos de bajo consumo. Configuración para bajo consumo.</p>	<p>14</p> <p>16</p>
Tema 5: Entrada/Salida en el sistema microprocesador	<p>5.1 Entrada/Salida. Interfaces y periféricos de entrada/salida. Tipos de comunicación. Estándares de codificación de símbolos. Tipos de comunicación en paralelo. Puertos paralelos del MCF5272. Control de un teclado matricial. Manejo de un visualizador LCD. Comunicación en serie asíncrona. Circuitos y errores en la comunicación asíncrona. Comunicación en serie síncrona. Estándares de comunicación en serie. El módulo UART del MCF5272 simplificado.</p>	<p>17</p> <p>110</p>
Tema 6: Módulos de temporización en el sistema microprocesador	<p>6.1 Temporizadores programables. Elementos de un temporizador. Resolución y rango. La captura de entrada: circuitos y aplicaciones. La comparación de salida: circuitos y aplicaciones. El módulo temporizador del MCF5272. Configuración de la captura de entrada. Configuración de la comparación de salida. Combinación de captura de entrada y comparación de salida.</p> <p>6.2 Modulación por anchura de pulso. La modulación PWM. Diagrama de bloques de un modulador PWM. El módulo PWM del MCF5272. Configuración del módulo PWM. Aplicación al control de velocidad de un motor de continua.</p>	<p>18</p> <p>110</p>
Tema 7: Memorias en el sistema microprocesador	<p>7.1 Memorias integradas VLSI. Tipos de memorias no-volátiles. Tipos de memorias volátiles. El chip de memoria. Estructura de memorias SROM y RAM. Expansión del tamaño de palabra y del número de palabras.</p> <p>7.2 Memorias dinámicas. Memorias DRAM. Entradas en memorias DRAM. Estructura de una memoria DRAM. Elementos en memorias DRAM. El proceso de refresco. Controladores de DRAM.</p>	<p>19</p>



7. Breve descripción de las modalidades organizativas utilizadas y de los métodos de enseñanza empleados

CLASES DE TEORIA	Se exponen en ella los conceptos, el lenguaje de programación, los módulos y los dispositivos a utilizar en Sistemas Digitales.
CLASES DE PROBLEMAS	Se resuelven problemas prácticos relativos al análisis de sistemas completos basados en un microprocesador y también al diseño parcial de los mismos. Estos problemas siempre se proponen con anterioridad al alumno para que los resuelva como trabajo personal. Las clases son participativas con posibilidad de evaluación continua del alumno en el aula.
CLASES DEMOSTRATIVAS	Durante esta sesión (una única en todo el curso), que se realiza en el laboratorio, se presenta a los alumnos un caso práctico de utilización del entorno de desarrollo del microprocesador. Cada alumno deberá entregar un pequeño resumen/test sobre el mismo.
TRABAJO	Al lo largo del curso, algunos de los problemas planteados para que sean resueltos por el alumno como parte de su trabajo personal deben ser entregados y se contabilizan como parte de su evaluación continua.
TUTORÍAS	Se realizan según la normativa vigente



8. Recursos didácticos

RECURSOS DIDÁCTICOS	
BIBLIOGRAFÍA	<ul style="list-style-type: none"> • C. Carreras et al., Diseño de sistemas digitales con el microcontrolador ColdFire 5272, ETSI Telecomunicación. • R. San Segundo et al., Introducción a los Sistemas Digitales con el microcontrolador MCF5272, Ed. Marcombo. • A. Clements, Microprocessor Systems Design. 68000 Hardware, Software and Interfacing, PWS-Kent Publishing. • J. Septián et al., La Familia del MC68000. Lenguaje ensamblador: Conexión y programación de interfaces, Ed. Síntesis. • Freescale, ColdFire Family Programmer's Reference Manual, www.freescale.com • Freescale, Version 2/2M ColdFire Core Processor User's Manual, www.freescale.com • Freescale, MCF5272 ColdFire Integrated Microprocessor User's Manual, www.freescale.com
RECURSOS WEB	<p>Página web de la asignatura http://moodle.upm.es/titulaciones/oficiales</p>
EQUIPAMIENTO	Aula: Asignada por Jefatura de Estudios
	Laboratorio de Sistemas Digitales B-043

9. Cronograma de trabajo de la asignatura

Semana	Actividades en Aula	Actividades en Laboratorio	Trabajo Individual	Trabajo en Grupo	Actividades de Evaluación	Otros
Semana 1 (5 h)	<ul style="list-style-type: none"> • Presentación (0,5 h) • Tema 1.1 (2 h) • Tema 1.2 (0,5h) 		<ul style="list-style-type: none"> • Estudio de teoría y repaso de conceptos previos (2 h) 		<ul style="list-style-type: none"> • Posibilidad de evaluación continua en el aula 	
Semana 2 (5 h)	<ul style="list-style-type: none"> • Tema 2.1 (1,5 h) • Tema 2.2 (1,5 h) 		<ul style="list-style-type: none"> • Estudio de teoría y ejemplos (2 h) 		<ul style="list-style-type: none"> • Posibilidad de evaluación continua en el aula 	
Semana 3 (7 h)	<ul style="list-style-type: none"> • Tema 2.3 (2h) • Tema 2.4 (1 h) 		<ul style="list-style-type: none"> • Estudio de teoría y ejemplos (2 h) • Resolución de problemas propuestos (2 h) 		<ul style="list-style-type: none"> • Posibilidad de evaluación continua en el aula 	
Semana 4 (6 h)	<ul style="list-style-type: none"> • Problemas (2 h) • Tema 3.1 (1 h) 		<ul style="list-style-type: none"> • Estudio de teoría (1 h) • Revisión de problemas propuestos (2 h) 		<ul style="list-style-type: none"> • Posibilidad de evaluación continua en el aula 	



Semana	Actividades en Aula	Actividades en Laboratorio	Trabajo Individual	Trabajo en Grupo	Actividades de Evaluación	Otros
Semana 5 (8 h)	<ul style="list-style-type: none"> • Tema 3.1 (1 h) • Tema 3.2 (1 h) • Problemas (1 h) 		<ul style="list-style-type: none"> • Estudio de teoría (2 h) • Resolución de problemas propuestos (3 h) 		<ul style="list-style-type: none"> • Posibilidad de evaluación continua en el aula 	
Semana 6 (6 h)	<ul style="list-style-type: none"> • Problemas (2 h) • Tema 4.1 (1 h) 	<ul style="list-style-type: none"> • Demostración del entorno de desarrollo (1,5 h) 	<ul style="list-style-type: none"> • Revisión de problemas propuestos (1,5 h) 	<ul style="list-style-type: none"> • Demostración en el laboratorio en grupos de tres 	<ul style="list-style-type: none"> • Posibilidad de evaluación continua en el aula • Entrega de test sobre la demostración en el laboratorio 	
Semana 7 (7 h)	<ul style="list-style-type: none"> • Tema 4.2 (1,5 h) • Tema 4.3 (1 h) • Problemas (0,5 h) 		<ul style="list-style-type: none"> • Estudio de teoría y ejemplos (2 h) • Resolución de problemas propuestos (2h) 		<ul style="list-style-type: none"> • Posibilidad de evaluación continua en el aula 	
Semana 8 (6 h)	<ul style="list-style-type: none"> • Problemas (2 h) • Tema 5 (1 h) 		<ul style="list-style-type: none"> • Estudio de teoría y ejemplos (1 h) • Resolución de problemas propuestos (2h) 		<ul style="list-style-type: none"> • Posibilidad de evaluación continua en el aula 	
Semana 9 (8 horas)	<ul style="list-style-type: none"> • Tema 5 (2 h) • Problemas (1 h) 		<ul style="list-style-type: none"> • Revisión de problemas propuestos (2 h) • Resolución de problemas a entregar Tema 4 (3 h) 		<ul style="list-style-type: none"> • Posibilidad de evaluación continua en el aula 	
Semana 10 (8 horas)	<ul style="list-style-type: none"> • Problemas (2,5 h) • Problemas entregados (0,5 h) 		<ul style="list-style-type: none"> • Estudio de teoría y ejemplos (2 h) • Resolución de problemas propuestos (3 h) 		<ul style="list-style-type: none"> • Posibilidad de evaluación continua en el aula • Entrega de problemas propuestos Tema 4 	



Semana	Actividades en Aula	Actividades en Laboratorio	Trabajo Individual	Trabajo en Grupo	Actividades de Evaluación	Otros
Semana 11 (10 horas)	<ul style="list-style-type: none"> • Tema 6.1 (2,5 h) • Tema 6.2 (0,5 h) 		<ul style="list-style-type: none"> • Revisión de problemas propuestos (2 h) • Resolución de problemas a entregar Tema 5 (3 h) • Preparación de examen parcial (2 h) 		<ul style="list-style-type: none"> • Posibilidad de evaluación continua en el aula 	
Semana 12 (11 h)	<ul style="list-style-type: none"> • Problemas entregados (0,5 h) • Problemas (2,5 h) 		<ul style="list-style-type: none"> • Estudio de teoría y ejemplos (1 h) • Resolución de problemas propuestos (3 h) • Preparación de examen parcial (4 h) 		<ul style="list-style-type: none"> • Posibilidad de evaluación continua en el aula • Entrega de problemas propuestos Tema 5 	
Semana 13 (7 h)	<ul style="list-style-type: none"> • Problemas (1,5 h) • Resolución del examen parcial (0,5 h) • Tema 7.1 (1 h) 		<ul style="list-style-type: none"> • Revisión de problemas propuestos (2,5 h) 	<ul style="list-style-type: none"> • Solución en común del examen parcial 	<ul style="list-style-type: none"> • Examen parcial (2/12/2013) (1,5 h) • Posibilidad de evaluación continua en el aula 	
Semana 14 (8 h)	<ul style="list-style-type: none"> • Tema 7.2 (1 h) • Problemas (2 h) 		<ul style="list-style-type: none"> • Estudio de teoría y ejemplos (2 h) • Resolución de problemas propuestos (3 h) 		<ul style="list-style-type: none"> • Posibilidad de evaluación continua en el aula 	



Semana	Actividades en Aula	Actividades en Laboratorio	Trabajo Individual	Trabajo en Grupo	Actividades de Evaluación	Otros
Semana 15 (8 h)	<ul style="list-style-type: none"> • Problemas (3 h) 		<ul style="list-style-type: none"> • Revisión de problemas propuestos (2 h) • Preparación del examen final (3 h) 		<ul style="list-style-type: none"> • Posibilidad de evaluación continua en el aula 	
Periodo anterior al examen final (10 h)			<ul style="list-style-type: none"> • Preparación del examen final (7 h) 		<ul style="list-style-type: none"> • Evaluación Final (3 h) 	

Nota: Para cada actividad se especifica la dedicación en horas que implica para el alumno.

Las semanas reseñadas lo son de docencia efectiva (no las semanas de calendario)



POLITÉCNICA

