

ANX-PR/CL/001-02
GUÍA DE APRENDIZAJE

ASIGNATURA

Diseño de sistemas electronicos digitales.

CURSO ACADÉMICO - SEMESTRE

2015-16 - Primer semestre

Datos Descriptivos

Nombre de la Asignatura	Diseño de sistemas electronicos digitales.
Titulación	09TT - Grado en Ingenieria de Tecnologias y Servicios de Telecomunicacion
Centro responsable de la titulación	E.T.S. de Ingenieros de Telecomunicacion
Semestre/s de impartición	Séptimo semestre
Módulo	Mod tecnol esp sistemas electronicos
Materia	Tecnol esp sistemas electronicos
Carácter	Optativa
Código UPM	95000060
Nombre en inglés	Digital Electronic Systems Design

Datos Generales

Créditos	6	Curso	4
Curso Académico	2015-16	Período de impartición	Septiembre-Enero
Idioma de impartición	Castellano	Otros idiomas de impartición	

Requisitos Previos Obligatorios

Asignaturas Superadas

El plan de estudios Grado en Ingenieria de Tecnologias y Servicios de Telecomunicacion no tiene definidas asignaturas previas superadas para esta asignatura.

Otros Requisitos

El plan de estudios Grado en Ingenieria de Tecnologias y Servicios de Telecomunicacion no tiene definidos otros requisitos para esta asignatura.

Conocimientos Previos

Asignaturas Previas Recomendadas

Electronica digital

Circuitos electronicos

Otros Conocimientos Previos Recomendados

El coordinador de la asignatura no ha definido otros conocimientos previos recomendados.

Competencias

CE-SE1 - Capacidad de construir, explotar y gestionar sistemas de captación, transporte, representación, procesado, almacenamiento, gestión y presentación de información multimedia, desde el punto de vista de los sistemas electrónicos

CE-SE3 - Capacidad de realizar la especificación, implementación, documentación y puesta a punto de equipos y sistemas, electrónicos, de instrumentación y de control, considerando tanto los aspectos técnicos como las normativas reguladoras correspondientes

CE-SE5 - Capacidad de diseñar circuitos de electrónica analógica y digital, de conversión analógico-digital y digital-analógica, de radiofrecuencia, de alimentación y conversión de energía eléctrica para aplicaciones de telecomunicación y computación

CE-SE7 - Capacidad para diseñar dispositivos de interfaz, captura de datos y almacenamiento, y terminales para servicios y sistemas de telecomunicación

CG10 - Creatividad

CG9 - Uso de Tecnologías de la Información y de las Comunicaciones

Resultados de Aprendizaje

RA493 - Conocer las arquitecturas típicas de un sistema digital complejo, y en particular los conceptos fundamentales asociados a la técnica de segmentación o pipelining. Ser capaz de aplicarla para aumentar la frecuencia de funcionamiento de un sistema digital.

RA495 - Conocer el empleo de las técnicas de desarrollo hardware de sistemas digitales en un importante campo de aplicación, como es el del procesamiento de señales en tiempo real.

RA500 - Ser capaz de emplear el lenguaje VHDL junto con las herramientas de desarrollo hardware disponibles para realizar la implementación práctica de sistemas digitales de diversa complejidad.

RA497 - Ser capaz de reutilizar, durante la especificación de un sistema, componentes previamente implementados, bien sean propios o realizados por terceros (cores), como pilar fundamental para la construcción de sistemas complejos.

RA492 - Conocer los conceptos relativos a la temporización de sistemas digitales, incluyendo fenómenos que aumentan su efecto cuando aquéllos se hacen más complejos y rápidos, así como sus implicaciones sobre el diseño síncrono.

RA71 - Conocimiento de las técnicas de diseño de circuitos electrónicos.

RA77 - Capacidad para diseñar dispositivos de interfaz, captura de datos y almacenamiento, y terminales para servicios y sistemas de telecomunicación.

RA75 - Capacidad de especificar, implementar, documentar y utilizar equipos y sistemas electrónicos.

RA494 - Conocer cómo es posible mejorar las prestaciones de sistemas digitales a través del estudio de las diversas arquitecturas disponibles en casos específicos de uso habitual, como son los operadores aritméticos básicos (sumadores y multiplicadores).

RA70 - Conocimientos de dispositivos, circuitos, equipos y sistemas electrónicos.

RA498 - Ser capaz de describir en un testbench un plan de pruebas específico para comprobar la funcionalidad de un diseño digital, como también de aplicarlo con eficacia durante la depuración en simulación, tanto de comportamiento como posterior al rutado.

RA491 - Conocer las alternativas tecnológicas disponibles en la actualidad para la realización de sistemas electrónicos digitales y la metodología y herramientas que se emplean para el diseño y depuración de los mismos como sistemas de gran complejidad que son.

RA499 - Conocer las características del código sintetizable, comprender el concepto de inferencia que realiza la herramienta de síntesis y ser capaz de identificar y solucionar los errores más comunes que aparecen al escribir código VHDL, todo ello con el objetivo de obtener desarrollos funcionales eficazmente.

RA496 - Conocer un conjunto significativo de elementos del lenguaje VHDL. Especial relevancia tiene la descripción de máquinas de estados, por su importancia en el diseño de controladores.

Profesorado

Profesorado

Nombre	Despacho	e-mail	Tutorías
Fernandez Herrero, Angel (Coordinador/a)	B-111	angel.fernandezh@upm.es	
Lopez Martin, Juan Antonio	B-111	juanantonio.lopez@upm.es	

Nota.- Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

Descripción de la Asignatura

En esta asignatura se afianzan, desarrollan y amplían los conocimientos de electrónica digital adquiridos previamente en la carrera.

La asignatura se compone de una parte teórica, que incluye resolución de problemas, y un laboratorio, con énfasis especial en este último como recurso fundamental para la asimilación de los conocimientos adquiridos e impulsor hacia la práctica profesional.

En este sentido, los objetivos del trabajo en el laboratorio se pueden describir a través de las capacidades que se promueven en el mismo:

- Diseño práctico de sistemas electrónicos digitales
- Utilización de herramientas CAD profesionales para diseño digital
- Especificación en lenguaje VHDL y técnicas de simulación
- Síntesis e implementación de sistemas digitales sobre FPGAs

Por su parte, la teoría desarrolla la temática siguiente:

- Alternativas tecnológicas de implementación
- Temporización de sistemas digitales
- Arquitecturas segmentadas
- Operadores aritméticos básicos
- Procesado digital de señales en hardware

El planteamiento del laboratorio se realiza en tres prácticas. La primera contiene varios ejercicios guiados con el propósito de introducir al lenguaje de descripción hardware VHDL y familiarizar con las herramientas software de desarrollo. La segunda es un primer ejercicio de diseño, de pequeña complejidad, y la última, de mayor duración, consiste en el diseño sobre especificaciones de un sistema electrónico completo de complejidad media.

Temario

1. T1. Diseño de sistemas hardware
 - 1.1. Alternativas de implementación
 - 1.2. Metodología de diseño de sistemas digitales complejos
2. T2. Temporización de sistemas digitales
 - 2.1. Circuitos combinacionales
 - 2.2. Sistemas secuenciales
 - 2.3. Dificultades para el diseño síncrono
3. T3. Sistemas secuenciales y procesado de señales
 - 3.1. Arquitectura de sistemas secuenciales
 - 3.2. Procesado de señales en hardware
4. T4. Operadores aritméticos básicos
 - 4.1. Sumadores
 - 4.2. Multiplicadores

5. L1. El lenguaje VHDL
6. L2. Consideraciones prácticas para diseño y simulación-verificación
7. L3. Errores comunes en el uso del VHDL

Cronograma

Horas totales: 85 horas

Horas presenciales: 85 horas (52.5%)

Peso total de actividades de evaluación continua:
240%

Peso total de actividades de evaluación sólo prueba final:
170%

Semana	Actividad Presencial en Aula	Actividad Presencial en Laboratorio	Otra Actividad Presencial	Actividades Evaluación
Semana 1	<p>Introducción a la asignatura y Tema T1 Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema T2 (temporización básica) Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>			
Semana 2	<p>Tema T2 (temporización avanzada) Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema L1 Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>			
Semana 3	<p>Tema 3.1 e introducción al laboratorio Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>	<p>Práctica I Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Práctica I (turno libre) Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 4	<p>Tema L2 Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>	<p>Práctica I Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Práctica I (turno libre) Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 5	<p>Introducción a la Práctica II Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>	<p>Práctica II Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Práctica II (turno libre) Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Entrega Práctica I Duración: 00:00 TG: Técnica del tipo Trabajo en Grupo Evaluación continua Actividad no presencial</p>
Semana 6	<p>Problemas de T2 y T3.1 Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p>	<p>Práctica II Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Práctica II (turno libre) Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		

Semana 7	<p>Tema L3 Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>	<p>Práctica II Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Práctica II (turno libre) Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 8	<p>Tema T3.2 (tipos de punto fijo) Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p>Tema T3.2 (filtros y cuantificación de arquitecturas aritméticas) Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>			<p>Entrega Práctica II Duración: 00:00 TG: Técnica del tipo Trabajo en Grupo Evaluación continua Actividad no presencial</p>
Semana 9	<p>Introducción a la Práctica III Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>	<p>Práctica III Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Práctica III (turno libre) Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Entrega I problemas Duración: 00:00 TI: Técnica del tipo Trabajo Individual Evaluación continua Actividad no presencial</p>
Semana 10	<p>Preparación del parcial P1 Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p>	<p>Práctica III (turno libre) Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Parcial P1 Duración: 01:30 EX: Técnica del tipo Examen Escrito Evaluación continua Actividad presencial</p>
Semana 11		<p>Práctica III Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Práctica III Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Práctica III (turno libre) Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 12	<p>Tema 4 (sumadores) Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>	<p>Práctica III Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Práctica III (turno libre) Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 13	<p>Tema 4 (multiplicadores I) Duración: 02:00 LM: Actividad del tipo Lección Magistral</p>	<p>Práctica III Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Práctica III (turno libre) Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		

Semana 14		<p>Práctica III Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p> <p>Práctica III (turno libre) Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 15	<p>Tema 4 (multiplicadores II) Duración: 02:00 LM: Actividad del tipo Lección Magistral</p> <p>Problemas de T3.2 y T4 Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p>			<p>Exámen Práctica III Duración: 00:30 EP: Técnica del tipo Examen de Prácticas Evaluación continua y sólo prueba final Actividad presencial</p>
Semana 16	<p>Problemas de T4 Duración: 02:00 PR: Actividad del tipo Clase de Problemas</p>			<p>Entrega II problemas Duración: 00:00 TI: Técnica del tipo Trabajo Individual Evaluación continua Actividad no presencial</p>
Semana 17				<p>Parcial P2 Duración: 01:30 EX: Técnica del tipo Examen Escrito Evaluación continua y sólo prueba final Actividad presencial</p> <p>Parcial P1R Duración: 01:30 EX: Técnica del tipo Examen Escrito Evaluación continua y sólo prueba final Actividad presencial</p>

Nota.- El cronograma sigue una planificación teórica de la asignatura que puede sufrir modificaciones durante el curso.

Nota 2.- Para poder calcular correctamente la dedicación de un alumno, la duración de las actividades que se repiten en el tiempo (por ejemplo, subgrupos de prácticas") únicamente se indican la primera vez que se definen.

Actividades de Evaluación

Semana	Descripción	Duración	Tipo evaluación	Técnica evaluativa	Presencial	Peso	Nota mínima	Competencias evaluadas
5	Entrega Práctica I	00:00	Evaluación continua	TG: Técnica del tipo Trabajo en Grupo	No			
8	Entrega Práctica II	00:00	Evaluación continua	TG: Técnica del tipo Trabajo en Grupo	No	20%		CG10, CE-SE1, CE-SE3
9	Entrega I problemas	00:00	Evaluación continua	TI: Técnica del tipo Trabajo Individual	No	5%		CE-SE5, CE-SE7
10	Parcial P1	01:30	Evaluación continua	EX: Técnica del tipo Examen Escrito	Sí	40%	4 / 10	CE-SE5, CE-SE7
15	Exámen Práctica III	00:30	Evaluación continua y sólo prueba final	EP: Técnica del tipo Examen de Prácticas	Sí	80%		CG9, CG10, CE-SE1, CE-SE3, CE-SE5, CE-SE7
16	Entrega II problemas	00:00	Evaluación continua	TI: Técnica del tipo Trabajo Individual	No	5%		CE-SE5, CE-SE7
17	Parcial P2	01:30	Evaluación continua y sólo prueba final	EX: Técnica del tipo Examen Escrito	Sí	50%		CE-SE5, CE-SE7
17	Parcial P1R	01:30	Evaluación continua y sólo prueba final	EX: Técnica del tipo Examen Escrito	Sí	40%		CE-SE5, CE-SE7

Criterios de Evaluación

A. CONVOCATORIA ORDINARIA

En esta convocatoria, los alumnos serán evaluados, por defecto, mediante evaluación continua. Sin embargo, aquellos alumnos que lo deseen podrán ser evaluados al terminar la impartición de la asignatura siempre que se lo comuniquen por escrito al coordinador de la misma antes del día 15 de octubre de 2015 (Semana 6), lo que supondrá la renuncia a la evaluación continua.

A.1. Evaluación continua

Teoría

En la parte teórica la nota se obtendrá como suma de las calificaciones (sobre 10) correspondientes a las diferentes actividades de evaluación, según se indica a continuación:

$$\text{teoría} = 40\% \text{ primer parcial} + 50\% \text{ segundo parcial} + 10\% \text{ entrega problemas}$$

Si la puntuación P1 obtenida en el primer parcial es inferior a 4,0 puntos (o se desear subir nota), el alumno deberá (podrá) presentarse a la recuperación del mismo, que tendrá lugar en la misma fecha y lugar que el segundo, y dará lugar a la calificación P1R. La nota del primer parcial se calculará entonces como:

$$\text{primer parcial} = 20\% P1 + 80\% P1R$$

aplicando después la expresión indicada más arriba para obtener la nota de teoría.

Laboratorio

En el laboratorio se realizarán tres entregas, una para cada una de las prácticas propuestas. Las prácticas se realizarán preferiblemente por parejas. La Práctica I no se califica, estando concebida como introducción al lenguaje VHDL y al empleo de las herramientas de desarrollo. Por otro lado, la Práctica II será evaluada a partir del material entregado a través del Moodle. Para calificar la Práctica III se realizará a cada pareja un examen en el laboratorio, donde deberán demostrar el desarrollo

realizado, previamente entregado a través del Moodle, así como su habilidad con las herramientas y sus conocimientos sobre diseño digital. La fecha de este examen será concertada por cada pareja con los profesores después de realizar la entrega. La nota de laboratorio se calculará entonces como:

$$\text{laboratorio} = 20\% \text{ Práctica II} + 80\% \text{ Práctica III}$$

A.2. Sólo prueba final

Teoría

La calificación de teoría de los alumnos que renuncien a la evaluación continua se otorgará en función de una prueba a celebrar en la Convocatoria Oficial. Esta prueba estará dividida en dos partes, una de ellas para la materia correspondiente al segundo parcial P2 y otra coincidente con la P1R, ambas ya mencionadas.

Laboratorio

La realización del laboratorio es obligatoria para todos los alumnos. La calificación se obtendrá mediante exámenes por parejas en el laboratorio para la Práctica III, como se ha descrito para el caso de evaluación continua.

A.3. Nota final

La calificación final de la asignatura se obtendrá a partir de los resultados descritos anteriormente mediante:

$$\text{nota final} = 40\% \text{ teoría} + 60\% \text{ laboratorio}$$

Será obligatorio aprobar laboratorio y teoría por separado. En caso contrario, la asignatura se considerará no superada.

Por otro lado, si se obtiene una nota superior o igual a 7,0 en el laboratorio, la calificación se podrá conservar hasta el siguiente curso, de tal forma que, si se repite la asignatura, no será obligatorio hacer el laboratorio de nuevo.

B. CONVOCATORIA EXTRAORDINARIA

La evaluación de la asignatura en convocatoria extraordinaria se realizará de manera similar a como se ha indicado anteriormente para el supuesto de "sólo prueba final", con independencia de la opción elegida en la convocatoria ordinaria, con la diferencia de que habrá una única prueba para la teoría, sin separación en parciales.

NOTA: Una calificación se considerará *aprobado* cuando su valor resulte mayor o igual que 5,0 (sobre 10).

Recursos Didácticos

Descripción	Tipo	Observaciones
John F. Wakerly, Digital Design: Principles and Practices, Prentice Hall, 4th Edition, 2007.	Bibliografía	Texto principal
Jan M. Rabaey, A. Chandrakasan, B. Nikolic, Digital Integrated Circuits: A Design Perspective, Prentice Hall, 2nd Edition, 2003.	Bibliografía	Texto principal
Peter J. Ashenden, The Designer's Guide to VHDL, Morgan Kaufmann, 2nd Edition, 2003.	Bibliografía	Texto de apoyo
Volnei A. Pedroni, Circuit Design with VHDL, The MIT Press, 2004.	Bibliografía	Texto de apoyo
http://moodle.upm.es/titulaciones/oficiales	Recursos web	Página Web de la asignatura
B-043	Equipamiento	Laboratorio de desarrollo hardware

Otra Información

De forma general, una vez comenzado el laboratorio, una de las dos clases semanales (4h) asignadas a la asignatura se dedicará a teoría o problemas (2h) y la otra a trabajo en el laboratorio (2h).

Sin embargo, será necesario tiempo adicional para completar las prácticas, por lo que el laboratorio permanecerá abierto en otros horarios para que los alumnos puedan trabajar con los recursos disponibles.

Con el mismo propósito, y para facilitar y ordenar el acceso al laboratorio, compartido con otras asignaturas, en la Semana 3 se dedicará parte de una clase para acordar con los alumnos los turnos adicionales preferentes por semana (2h), habitualmente en horario de tarde.

En el Cronograma de la asignatura, en la sección correspondiente de este documento, los turnos adicionales de laboratorio se han identificado con la calificación "(turno libre)".