

ANX-PR/CL/001-02
GUÍA DE APRENDIZAJE

ASIGNATURA

Arquitectura de procesadores

CURSO ACADÉMICO - SEMESTRE

2015-16 - Primer semestre

Datos Descriptivos

Nombre de la Asignatura	Arquitectura de procesadores
Titulación	09TT - Grado en Ingenieria de Tecnologias y Servicios de Telecomunicacion
Centro responsable de la titulación	E.T.S. de Ingenieros de Telecomunicacion
Semestre/s de impartición	Séptimo semestre
Módulo	Mod tecnol esp sistemas electronicos
Materia	Tecnol esp sistemas electronicos
Carácter	Optativa
Código UPM	95000061
Nombre en inglés	Processor architecture

Datos Generales

Créditos	4.5	Curso	4
Curso Académico	2015-16	Período de impartición	Septiembre-Enero
Idioma de impartición	Castellano	Otros idiomas de impartición	

Requisitos Previos Obligatorios

Asignaturas Superadas

El plan de estudios Grado en Ingenieria de Tecnologias y Servicios de Telecomunicacion no tiene definidas asignaturas previas superadas para esta asignatura.

Otros Requisitos

El plan de estudios Grado en Ingenieria de Tecnologias y Servicios de Telecomunicacion no tiene definidos otros requisitos para esta asignatura.

Conocimientos Previos

Asignaturas Previas Recomendadas

Sistemas digitales I

Sistemas digitales II

Otros Conocimientos Previos Recomendados

El coordinador de la asignatura no ha definido otros conocimientos previos recomendados.

Competencias

CE-SE1 - Capacidad de construir, explotar y gestionar sistemas de captación, transporte, representación, procesado, almacenamiento, gestión y presentación de información multimedia, desde el punto de vista de los sistemas electrónicos

CE-SE4 - Capacidad para aplicar la electrónica como tecnología de soporte en otros campos y actividades, y no sólo en el ámbito de las Tecnologías de la Información y las Comunicaciones

CE-SE5 - Capacidad de diseñar circuitos de electrónica analógica y digital, de conversión analógico-digital y digital-analógica, de radiofrecuencia, de alimentación y conversión de energía eléctrica para aplicaciones de telecomunicación y computación

CE-SE7 - Capacidad para diseñar dispositivos de interfaz, captura de datos y almacenamiento, y terminales para servicios y sistemas de telecomunicación

Resultados de Aprendizaje

RA70 - Conocimientos de dispositivos, circuitos, equipos y sistemas electrónicos.

RA71 - Conocimiento de las técnicas de diseño de circuitos electrónicos.

RA75 - Capacidad de especificar, implementar, documentar y utilizar equipos y sistemas electrónicos.

RA77 - Capacidad para diseñar dispositivos de interfaz, captura de datos y almacenamiento, y terminales para servicios y sistemas de telecomunicación.

Profesorado

Profesorado

Nombre	Despacho	e-mail	Tutorías
Carreras Vaquer, Carlos (Coordinador/a)	C-230	carlos.carreras@upm.es	M - 12:00 - 13:00

Nota.- Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

Descripción de la Asignatura

Partiendo de los conceptos presentados en Sistemas Digitales I y II, la asignatura profundiza en la descripción y el análisis de la organización de los microprocesadores actuales. Los sistemas procesadores, desde los microprocesadores secuenciales a los grandes centros de procesamiento paralelo, constituyen ejemplos clásicos de sistemas digitales complejos. Por tanto, el análisis en detalle de las técnicas arquitecturales utilizadas en su diseño y optimización proporciona una formación fundamental para abordar el diseño eficiente de sistemas digitales de alta complejidad.

Un aspecto de gran interés es que la asignatura pone de manifiesto que las técnicas presentadas involucran tanto al hardware como al software del sistema, siendo necesario un equilibrio entre ambos para alcanzar rendimientos satisfactorios. Igualmente, se plantea un análisis a nivel de sistema en el que el equilibrio entre los distintos componentes (procesadores, sistema de memoria y almacenamiento secundario y sistema de entrada/salida) es la clave fundamental para conseguir sistema de alto rendimiento.

La asignatura fomenta un análisis comparativo de las distintas técnicas con ejemplos de procesadores reales con el objetivo es que el alumno identifique los aspectos arquitecturales más relevantes a considerar cuando se trata de seleccionar el procesador más adecuado para una aplicación específica o de evaluar la forma más apropiada de ampliar un sistema ya existente. Los conocimientos adquiridos se complementan con sesiones prácticas en las que se evalúa el funcionamiento interno de un microprocesador y se utilizan sistemas paralelos basados en un procesador gráfico (GPU) y en un clúster de computación.

Temario

1. Sistemas procesadores
 - 1.1. Aspectos básicos de un sistema procesador.
 - 1.2. Parámetros de un sistema procesador.
2. El juego de instrucciones
 - 2.1. Arquitectura del juego de instrucciones.
 - 2.2. Ejecución de programas en procesadores.
3. Procesadores segmentados
 - 3.1. Unidad de procesamiento.
 - 3.2. Riesgos en arquitecturas segmentadas.
 - 3.3. Práctica 1: Optimización de código en el simulador EduMIPS64.
4. Procesadores paralelos
 - 4.1. Procesadores con emisión múltiple de instrucciones.
 - 4.2. Sistemas paralelos a nivel de datos.
 - 4.3. Práctica 2: Programación de un procesador gráfico.
 - 4.4. Multiprocesadores y redes de procesadores.
 - 4.5. Práctica 3: Programación de un clúster paralelo.

5. Sistemas de memoria

- 5.1. Elementos de una jerarquía de memoria.
- 5.2. Gestión del sistema de memoria.

6. Almacenamiento y entrada/salida

- 6.1. Sistemas de almacenamiento.
- 6.2. Organización de la Entrada/Salida.

Cronograma

Horas totales: 48 horas

Horas presenciales: 48 horas (41%)

Peso total de actividades de evaluación continua:
139%

Peso total de actividades de evaluación sólo prueba final:
100%

Semana	Actividad Presencial en Aula	Actividad Presencial en Laboratorio	Otra Actividad Presencial	Actividades Evaluación
Semana 1	Presentación Duración: 01:00 LM: Actividad del tipo Lección Magistral Tema 1.1 Duración: 02:00 LM: Actividad del tipo Lección Magistral			
Semana 2	Tema 1.2 Duración: 01:30 LM: Actividad del tipo Lección Magistral Problemas Tema 1 Duración: 00:30 PR: Actividad del tipo Clase de Problemas Tema 2.1 Duración: 01:00 LM: Actividad del tipo Lección Magistral			
Semana 3	Tema 2.1 Duración: 00:50 LM: Actividad del tipo Lección Magistral Tema 2.2 Duración: 01:30 LM: Actividad del tipo Lección Magistral Problemas Tema 2 Duración: 00:30 PR: Actividad del tipo Clase de Problemas			Test de problemas Duración: 00:10 EX: Técnica del tipo Examen Escrito Evaluación continua Actividad presencial
Semana 4	Tema 3.1 Duración: 03:00 LM: Actividad del tipo Lección Magistral			
Semana 5	Tema 3.2 Duración: 03:00 LM: Actividad del tipo Lección Magistral			
Semana 6	Problemas Tema 3 Duración: 01:00 LM: Actividad del tipo Lección Magistral	Práctica: optimización de código en simulador Duración: 01:30 PL: Actividad del tipo Prácticas de Laboratorio		Test sobre la práctica de laboratorio Duración: 00:30 EP: Técnica del tipo Examen de Prácticas Evaluación continua Actividad presencial

Semana 7	Tema 4.1 Duración: 02:50 LM: Actividad del tipo Lección Magistral			Test de problemas Duración: 00:10 EX: Técnica del tipo Examen Escrito Evaluación continua Actividad presencial
Semana 8	Problemas Tema 4.1 Duración: 01:00 PR: Actividad del tipo Clase de Problemas			Examen parcial (hasta tema 3 inclusive) Duración: 02:00 EX: Técnica del tipo Examen Escrito Evaluación continua Actividad presencial
Semana 9	Tema 4.2 Duración: 03:00 LM: Actividad del tipo Lección Magistral			
Semana 10	Tema 4.3 Duración: 03:00 LM: Actividad del tipo Lección Magistral			
Semana 11	Problemas Tema 4 Duración: 01:00 PR: Actividad del tipo Clase de Problemas	Práctica: programación de un procesador gráfico Duración: 01:30 PL: Actividad del tipo Prácticas de Laboratorio		Test sobre la práctica de laboratorio Duración: 00:30 EP: Técnica del tipo Examen de Prácticas Evaluación continua Actividad presencial
Semana 12	Tema 5.1 Duración: 02:50 LM: Actividad del tipo Lección Magistral			Test de problemas Duración: 00:10 EX: Técnica del tipo Examen Escrito Evaluación continua Actividad presencial
Semana 13	Tema 5.2 Duración: 01:00 LM: Actividad del tipo Lección Magistral	Práctica: programación de un clúster de computación Duración: 01:30 PL: Actividad del tipo Prácticas de Laboratorio		Test sobre la práctica de laboratorio Duración: 00:30 EP: Técnica del tipo Examen de Prácticas Evaluación continua Actividad presencial
Semana 14	Tema 5.2 Duración: 01:00 LM: Actividad del tipo Lección Magistral Problemas Tema 5 Duración: 01:00 PR: Actividad del tipo Clase de Problemas Tema 6.1 Duración: 01:00 LM: Actividad del tipo Lección Magistral			
Semana 15	Tema 6.2 Duración: 01:50 LM: Actividad del tipo Lección Magistral Problemas Tema 6 Duración: 01:00 PR: Actividad del tipo Clase de Problemas			Test de problemas Duración: 00:10 EX: Técnica del tipo Examen Escrito Evaluación continua Actividad presencial
Semana 16				

Semana 17				Examen de recuperación del parcial (hasta tema 3 inclusive) Duración: 01:30 EX: Técnica del tipo Examen Escrito Evaluación continua Actividad presencial Examen final evaluación continua (desde Tema 4 inclusive) Duración: 01:30 EX: Técnica del tipo Examen Escrito Evaluación continua Actividad presencial Examen final Duración: 03:00 EX: Técnica del tipo Examen Escrito Evaluación sólo prueba final Actividad presencial
-----------	--	--	--	--

Nota.- El cronograma sigue una planificación teórica de la asignatura que puede sufrir modificaciones durante el curso.

Nota 2.- Para poder calcular correctamente la dedicación de un alumno, la duración de las actividades que se repiten en el tiempo (por ejemplo, subgrupos de prácticas") únicamente se indican la primera vez que se definen.

Actividades de Evaluación

Semana	Descripción	Duración	Tipo evaluación	Técnica evaluativa	Presencial	Peso	Nota mínima	Competencias evaluadas
3	Test de problemas	00:10	Evaluación continua	EX: Técnica del tipo Examen Escrito	Sí	1%		CE-SE1, CE-SE4, CE-SE5
6	Test sobre la práctica de laboratorio	00:30	Evaluación continua	EP: Técnica del tipo Examen de Prácticas	Sí	5%		CE-SE1, CE-SE4
7	Test de problemas	00:10	Evaluación continua	EX: Técnica del tipo Examen Escrito	Sí	1%		CE-SE5, CE-SE1, CE-SE4
8	Examen parcial (hasta tema 3 inclusive)	02:00	Evaluación continua	EX: Técnica del tipo Examen Escrito	Sí	40%		CE-SE5, CE-SE1, CE-SE4
11	Test sobre la práctica de laboratorio	00:30	Evaluación continua	EP: Técnica del tipo Examen de Prácticas	Sí	5%		CE-SE1, CE-SE4
12	Test de problemas	00:10	Evaluación continua	EX: Técnica del tipo Examen Escrito	Sí	1%		CE-SE5, CE-SE1, CE-SE4, CE-SE7
13	Test sobre la práctica de laboratorio	00:30	Evaluación continua	EP: Técnica del tipo Examen de Prácticas	Sí	5%		
15	Test de problemas	00:10	Evaluación continua	EX: Técnica del tipo Examen Escrito	Sí	1%		
17	Examen de recuperación del parcial (hasta tema 3 inclusive)	01:30	Evaluación continua	EX: Técnica del tipo Examen Escrito	Sí	40%		CE-SE4, CE-SE5, CE-SE7, CE-SE1
17	Examen final evaluación continua (desde Tema 4 inclusive)	01:30	Evaluación continua	EX: Técnica del tipo Examen Escrito	Sí	40%		CE-SE5, CE-SE1, CE-SE4, CE-SE7
17	Examen final	03:00	Evaluación sólo prueba final	EX: Técnica del tipo Examen Escrito	Sí	100%	5 / 10	CE-SE1, CE-SE4, CE-SE5, CE-SE7

Criterios de Evaluación

En convocatoria ordinaria, los alumnos serán evaluados mediante evaluación continua. No obstante, los alumnos que lo deseen podrán ser evaluados mediante una única prueba final siempre y cuando así lo expresen mediante escrito dirigido al Coordinador de la asignatura antes de la realización del examen parcial (5/11/2014). La presentación de este escrito supondrá la renuncia automática a la evaluación continua. La no presentación de este escrito supondrá que se aplicarán los criterios de evaluación continua aunque el alumno no haya realizado las actividades de evaluación continua durante el curso.

CONVOCATORIA ORDINARIA: MODALIDAD EVALUACIÓN CONTINUA

La asignatura se aprobará cuando se obtenga una calificación mayor o igual a 5 puntos sobre un total de 10. Dicha calificación es la suma de las calificaciones correspondientes a las diferentes actividades de evaluación, con los siguientes pesos: Evaluación temas 1 a 3 (parcial): 40%; Evaluación temas 4 a 6 (convocatoria oficial): 40%; Prácticas de laboratorio (3): 15%; Asistencia, participación y entregas de problemas en clase: 5%. En caso de que el alumno desee subir la nota obtenida en el parcial, podrá volver a presentarse en la convocatoria oficial de examen. En este caso la nota obtenida sustituirá en todos los casos a la obtenida en la primera evaluación del parcial. Los alumnos que no se presenten a la recuperación del parcial dispondrán de ese tiempo adicional de examen para la evaluación prevista en la convocatoria oficial.

CONVOCATORIA ORDINARIA: EVALUACIÓN MEDIANTE UNA ÚNICA PRUEBA FINAL

El 100% de la calificación de los alumnos que presenten el escrito arriba referido se otorgará en función de una única prueba final a celebrar en la convocatoria oficial.

CONVOCATORIA EXTRAORDINARIA

La evaluación de la asignatura en su convocatoria extraordinaria se realizará mediante una única prueba final a celebrar en la fecha que determine Jefatura de Estudios, con independencia de la opción elegida en la convocatoria ordinaria.

Recursos Didácticos

Descripción	Tipo	Observaciones
David A. Patterson y John L. Hennessy, Computer Organization and Design - The Hardware/Software Interface, 4ª edición, Morgan Kaufmann, 2009.	Bibliografía	Libro de referencia
John L. Hennessy y David A. Patterson, Computer Architecture: A Quantitative Approach, 5ª edición, Morgan Kaufmann, 2012.	Bibliografía	Libro de referencia avanzado
Carl Hamacher et al., Computer Organization and Embedded Systems, 6ª edición, McGraw-Hill, 2012.	Bibliografía	Libro de apoyo
John P. Shen y Mikko H. Lipasti, Arquitectura de Computadores ? Fundamentos de los Procesadores Superescalares, McGraw-Hill, 2005.	Bibliografía	Libro de apoyo
http://moodle.upm.es/titulaciones/oficiales	Recursos web	Página web de la asignatura